

RECEPTION INPUT ELECTRIC FIELD STRENGTH DETECTION CIRCUIT

Patent Number: JP6054012
Publication date: 1994-02-25
Inventor(s): TAKASHIMA KATSUNORI; others: 01
Applicant(s): NEC CORP
Requested Patent: JP6054012
Application Number: JP19920204629 19920731
Priority Number(s):
IPC Classification: H04L27/22
EC Classification:
Equivalents: JP3182894B2

Abstract

PURPOSE: To accurately detect an electric field strength of a received digital modulation input signal whose instantaneous level is fluctuated.

CONSTITUTION: The detection circuit is provided with a logarithmic amplifier 1 receiving a digital modulation wave 101 such as a $\pi/4$ shift QPSK modulation wave whose instantaneous level is fluctuated and outputting a DC voltage 102 corresponding to its electric field strength, an A/D converter 2 receiving the DC voltage 102 and converting it into a digital value 103, and an averaging circuit 3 receiving plural digital values 103 and outputting the averaging result, and even when a band limit characteristic of a receiver is in dispersion resulting in causing fluctuation of a level corresponding to a symbol point, an electric field strength close to a substantial electric field strength at the symbol point is obtained through the averaging processing.

Data supplied from the **esp@cenet** database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-54012

(43) 公開日 平成6年(1994)2月25日

(51) Int.Cl.⁵

H 0 4 L 27/22

識別記号

庁内整理番号

F I

技術表示箇所

Z 9297-5K

C 9297-5K

審査請求 未請求 請求項の数1(全3頁)

(21) 出願番号 特願平4-204629

(22) 出願日 平成4年(1992)7月31日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 高嶋 克典

東京都港区芝五丁目7番1号日本電気株式会社内

(72) 発明者 米山 祐三

東京都港区芝五丁目7番1号日本電気株式会社内

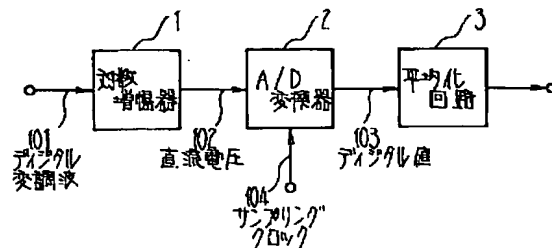
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 受信入力電界強度検出回路

(57) 【要約】

【目的】 瞬時振幅が変化するデジタル変調された受信入力の電界強度を正確に検出する。

【構成】 瞬時振幅が変動する $\pi/4$ シフトQPSK変調波の如きデジタル変調波101を受信入力とし、その電界強度に対応した直流電圧102を出力する対数増幅器1と直流電圧102を入力とし、これをデジタル値103に変換するA/D変換器4と、複数のデジタル値103を入力とし、平均化した結果を出力する平均化回路3とを備え、受信機の帯域制限の特性がバラついてシンボル点の振幅が変動した場合であっても、平均化により本来のシンボル点の電界に近似した値を得ることができる。



【特許請求の範囲】

【請求項1】 瞬時振幅が変動するデジタル変調波を受信入力とし、前記デジタル変調波の電界強度に対応した直流電圧を出力する対数増幅器と、前記直流電圧を入力とし前記デジタル変調波のシンボルクロックに同期したサンプリングクロックでサンプリングして得られるデジタル値を出力するA/D変換器と、前記デジタル値を複数個入力して平均化した結果を出力する平均化回路とを有することを特徴とする受信入力電界強度検出回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は受信入力電界強度検出回路に関し、特に $\pi/4$ シフトQPSK変調波の如く、瞬時振幅が変化するデジタル変調された受信入力の電界強度を正確に検出することを可能とした受信入力電界強度検出回路に関する。

【0002】

【従来の技術】 従来、この種の受信入力電界強度検出回路は、図3に示すように、 $\pi/4$ シフトQPSK変調などの如く瞬時振幅が変動するデジタル変調波101を受信入力とし、この受信入力の電界強度に対応した直流電圧102を出力する対数増幅器1と、直流電圧102を入力としデジタル値103に変換出力するA/D変換器2とを備え、シンボルクロックに同期したサンプリングクロック104をA/D変換器2のサンプリングタイミングとしてデジタル値を出力していた。

【0003】

【発明が解決しようとする課題】 上述した従来の受信入力電界強度検出回路では、A/D変換器のサンプリングタイミングとしてシンボルクロックに同期したサンプリングクロックを使用しているが、 $\pi/4$ シフトQPSK変調波のような瞬時振幅が変動するデジタル変調波をシンボル点にてサンプリングして電界強度検出を行なおうとすると、受信機の帯域制限の特性のバラつきにより、シンボル点においても振幅値が変動するため、得られる電界強度が受信機の帯域制限のバラつきに対応して変動し、正しい電界強度検出ができないという欠点がある。

【0004】 本発明の目的は上述した欠点を除去し、瞬時振幅が変動するデジタル変調波のシンボル点での振幅値の変動を著しく抑圧して電界強度の検出を行うことのできる受信入力電界強度検出回路を提供することにある。

【0005】

【課題を解決するための手段】 本発明の受信入力電界強度検出回路は、瞬時振幅が変動するデジタル変調波を受信入力とし、前記デジタル変調波の電界強度に対応した直流電圧を出力する対数増幅器と、前記直流電圧を入力とし前記デジタル変調波のシンボルクロックに同

期したサンプリングクロックでサンプリングして得られるデジタル値を出力するA/D変換器と、前記デジタル値を複数個入力して平均化した結果を出力する平均化回路とを備えた構成を有する。

【0006】

【実施例】 次に、本発明について図面を参照して説明する。

【0007】 図1は本発明の一実施例を示すブロック図、図2は図1の実施例におけるデジタル変調波の振幅変動とシンボルクロックに同期したサンプリングクロックとの関係を示すタイミングチャートである。

【0008】 図1に示す実施例は、瞬時振幅が変動するデジタル変調波101として $\pi/4$ シフトQPSK変調波を受信入力とした場合を例とし、デジタル変調波101の電界強度に対応した直流電圧103を出力する対数増幅器1と、直流電圧102を入力とし、これをデジタル値103に変換するA/D変換器2と、複数個のデジタル値103を入力とし、平均化した結果を出力する平均可回路3とを備えている。

【0009】 図2(a)は、 $\pi/4$ シフトQPSK変調されたデジタル変調波の瞬時振幅の変動を示し、以下にこの $\pi/4$ シフトQPSK変調によるデジタル変調波を入力とした場合の動作説明を行う。

【0010】 本実施例では、図2に示すようにシンボルクロックに同期したサンプリングクロック104により瞬時振幅の変動するデジタル変調波101のシンボル点にてサンプリングを行い、得られた複数個のデジタル値103を平均可回路3にて平均化して出力することにより、受信機の帯域制限の特性がバラついた時でも本来のシンボル点に近似した結果を得ることができる。

【0011】

【発明の効果】 以上説明したように本発明は、瞬時振幅が変化するデジタル変調された受信入力の電界強度を検出する場合、受信したデジタル変調波のシンボルクロックに同期させたサンプリングクロックをアナログ/デジタル変換におけるサンプリングタイミングに使用して得られる複数個のデジタル値を平均化して利用することにより、受信機の帯域制限の特性がバラついてシンボル点の振幅が変動した場合であっても、本来のシンボル点の電界に近似した値を確保することができるという効果がある。

【図面の簡単な説明】

【図1】 本発明の一実施例の受信入力電界強度検出回路のブロック図である。

【図2】 図1の実施例におけるデジタル変調波の振幅変動(a)と、シンボルクロックに同期したサンプリングクロックとの関係を示すタイミングチャートである。

【図3】 従来技術の受信入力電界強度検出回路のクロック図である。

【符号の説明】

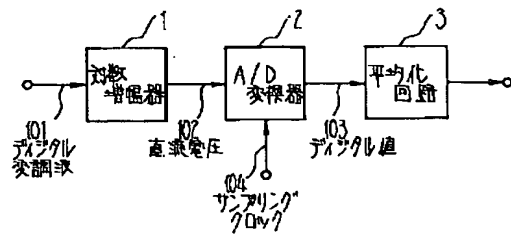
(3)

特開平6-54012

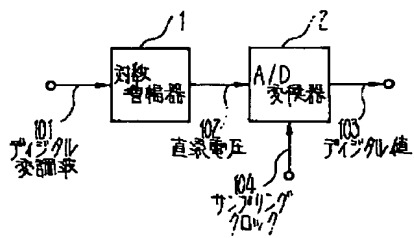
- 3
- 1 対数増幅器
2 A/D変換器
3 平均化回路
101 デジタル変調波

- 4
- 102 直流電圧
103 デジタル値
104 サンプルングクロック

【図1】



【図3】



【図2】

109-0110 ($\pi/4$ シフト QPSK 変調波)

